

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PRINTER INTERFACE DEVICE

Patent Number: JP7025079
Publication date: 1995-01-27
Inventor(s): KONNO KAZUHITO
Applicant(s):: FUJI XEROX CO LTD
Requested Patent: ☐ JP7025079
Application Number: JP19930192792 19930707
Priority Number(s):
IPC Classification: B41J5/30 ; G06F3/12
EC Classification:
Equivalents:

Abstract

PURPOSE:To contrive to reduce cost by reducing the number of pixel data transferring signal lines by a method wherein a plurality of kinds of data are sent by sharing time under the condition that a printer controlling part interface, in which a data time-sharing part and a mode signal generating part are provided, and a print part interface, in which time-shared data restoring part and a mode signal analyzing part are provided, are provided.

CONSTITUTION:In a working example, pixel data, which are sent from a printer controlling part interface 1 to a print part interface 2, are shared by time and sent all through common pixel data signal lines 4. Accordingly, even when pixel data consisting of N bits, for example, deal with M colors, N signal lines can be enough, resulting in reducing cost. Further, since sending is carried out by sharing time, sending pixel synchronizing signal line becomes unnecessary. In this case, the mode signal sending through mode signal lines 8 is one representing which kind of data (which color data) is under sending through pixel data signal lines 4.

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平7-25079

(43) 公開日 平成 7 年 (1995) 1 月 27 日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
B 4 1 J 5/30	Z			
G 0 6 F 3/12	A			

審査請求 未請求 請求項の数 2 F D (全 8 頁)

(21) 出願番号 特願平5-192792

(22) 出願日 平成 5 年 (1993) 7 月 7 日

(71) 出願人 000005496

富士ゼロックス株式会社
東京都港区赤坂三丁目 3 番 5 号

(72) 発明者 今野 和仁

埼玉県岩槻市府内 3 丁目 7 番 1 号 富士ゼ
ロックス株式会社内

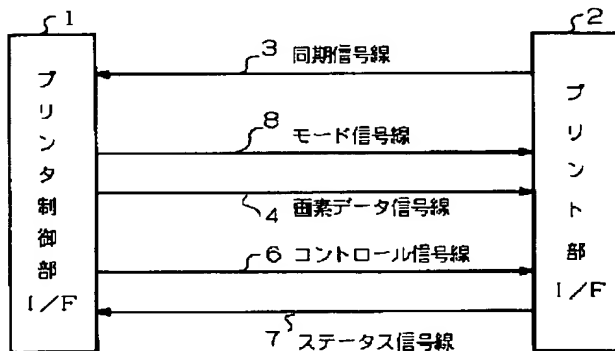
(74) 代理人 弁理士 本庄 富雄 (外 1 名)

(54) 【発明の名称】 プリントインターフェース装置

(57) 【要約】

【目的】 印刷を実行するプリント部と、外部からプリントデータを受信すると共に該プリント部を制御するプリンタ制御部との間におけるプリントインターフェース装置において、信号線の数を減らしてコストを低減すること。

【構成】 プリントインターフェース装置におけるプリンタ制御部インターフェース 1 からプリント部インターフェース 2 への複数種類の画素データの転送を、時分割で行う。時分割データは画素データ信号線 4 を通じて送られ、今どのような種類 (例、色) についての画素データを送っているかを示すモード信号は、モード信号線 8 を通じて送られる。プリント部インターフェース 2 では、受信した時分割データを各種種類の画素データに復元する。画素データを転送する信号線の数は、複数種類の画素データを別々の信号線で送る場合に比べて、大幅に少なくなり、コストが低減される。



【特許請求の範囲】

【請求項 1】 印刷を実行するプリント部に属するプリント部インターフェースと、外部からプリントデータを受信すると共に該プリント部を制御するプリンタ制御部に属するプリンタ制御部インターフェースとから成るプリンタインターフェース装置において、複数種類の画素データを時分割するデータ時分割部と、時分割されたデータがどの画素データのものを表すモード信号を発生するモード信号発生部とを前記プリンタ制御部インターフェースに設けると共に、前記データ時分割部と第 1 の信号線で接続され、受信した時分割データを復元する時分割データ復元部と、前記モード信号発生部と第 2 の信号線で接続され、受信したモード信号がどの画素データを表しているかを解析するモード信号解析部とをプリント部インターフェースに設け、複数種類の画素データを時分割で送信したことを特徴とするプリンタインターフェース装置。

【請求項 2】 コントロール信号送信部およびステータス信号受信部を前記データ時分割部と接続すると共に、コントロール信号受信部およびステータス信号送信部を前記時分割データ復元部に接続する構成とし、ライン同期信号がオンの期間を時分割した画素データの送信に割り当て、ライン同期信号がオフの期間をステータス信号とコントロール信号との送信に割り当て、いずれも第 1 の信号線を経由して送信することを特徴とする請求項 1 記載のプリンタインターフェース装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、印刷を実行するプリント部と、外部からプリントデータを受信すると共に該プリント部を制御するプリンタ制御部との間におけるプリンタインターフェース装置に関するものである。

【0002】

【従来の技術】 図 2 は、従来のプリンタインターフェース装置の概要図である。図 2 において、1 はプリンタ制御部インターフェース、2 はプリント部インターフェース、3 は同期信号線、4 は画素データ信号線、5 は送信画素同期信号線、6 はコントロール信号線、7 はステータス信号線である。

【0003】 同期信号線 3 は、ページ同期信号（垂直同期信号）、ライン同期信号（水平同期信号）、画素毎のデータ送信のタイミングを制御する画素同期信号（画素クロック）等を伝える信号線である。画素データ信号線 4 は、画素データを送信する信号線であり、1 種類の画素データが N ビットで構成されていれば、信号線は 1 種類の画素データにつき N 本となる。送信画素同期信号線 5 は、同一画素についての複数のデータ（例、複数色のデータ）を同期させて送信するための信号を伝える信号線である。コントロール信号線 6 は、プリンタの動作をコントロールする信号を伝える信号線であり、ステータ

ス信号線 7 は、プリンタの動作状態に関するステータス信号を伝える信号線である。

【0004】 プリンタ制御部インターフェース 1 は、プリント部インターフェース 2 からの同期信号およびステータス信号を参照しつつ、送信画素同期信号と同期をとりつつ画素データ信号を送ると共に、コントロール信号を送る。それらの信号を受信したプリント部インターフェース 2 は、図示しないプリント実行部を動作せしめて、プリントを実行する。なお、垂直同期信号や水平同期信号等に関係したデータの転送に関する従来の文献としては、例えば特公昭 64-3272 号公報がある。

【0005】

【発明が解決しようとする課題】

（問題点） しかしながら、前記した従来のプリンタインターフェース装置には、多数の信号線を必要とし、コストが大になるという問題点があった。

（問題点の説明） 従来のプリンタインターフェース装置では、各々の信号につき 1 本の信号線を設けていたもので、信号の数だけの信号線を必要としていた。印刷が単純な白黒だけの印刷であれば、信号線の本数はそれほど多くはなく、コスト負担も問題となるほどではなかった。しかし、カラーでの印刷が要求されると共に高画質での印刷が要求されると、1 つの画素について複数色のデータが要求されると共に、各データのビット構成も増えて来る。例えば、印刷色の数が M で、各データが N ビット構成であるとする、画素データ信号線 4 としては、 $M \times N$ 本の信号線が必要となる。従って、コストが大となる。本発明は、このような問題点を解決することを課題とするものである。

【0006】

【課題を解決するための手段】 前記課題を解決するため、本発明では、印刷を実行するプリント部に属するプリント部インターフェースと、外部からプリントデータを受信すると共に該プリント部を制御するプリンタ制御部に属するプリンタ制御部インターフェースとから成るプリンタインターフェース装置において、複数種類の画素データを時分割するデータ時分割部と、時分割されたデータがどの画素データのものを表すモード信号を発生するモード信号発生部とを前記プリンタ制御部インターフェースに設けると共に、前記データ時分割部と第 1 の信号線で接続され、受信した時分割データを復元する時分割データ復元部と、前記モード信号発生部と第 2 の信号線で接続され、受信したモード信号がどの画素データを表しているかを解析するモード信号解析部とをプリント部インターフェースに設け、複数種類の画素データを時分割で送信することとした。

【0007】 更に、コントロール信号送信部およびステータス信号受信部を前記データ時分割部と接続すると共に、コントロール信号受信部およびステータス信号送信部を前記時分割データ復元部に接続する構成とし、ライ

ン同期信号がオンの期間を時分割した画素データの送信に割り当て、ライン同期信号がオフの期間をステータス信号とコントロール信号との送信に割り当て、いずれも第1の信号線を経由して送信することとしてもよい。

【0008】

【作 用】プリンタインターフェース装置におけるプリンタ制御部インターフェースからプリント部インターフェースへの画素データの転送を、時分割して行うことにより、画素データを転送するための信号線の数が少なくなり、コストが低減される。また、コントロール信号やステータス信号を、画素データが転送されないライン同期信号オフ期間に前記信号線を経由して送信することとすれば、プリンタインターフェース装置における信号線の本数を、一層少なくすることが可能となる。

【0009】

【実施例】

〔第1の実施例〕以下、本発明の実施例を図面に基づいて詳細に説明する。図1は、本発明の第1の実施例の概要図である。符号は図2のものに対応し、8はモード信号線である。第1の実施例では、プリンタ制御部インターフェース1からプリント部インターフェース2へ送信する画素データを時分割し、全て共通の画素データ信号線4で送信する。従って、例えばNビット構成の画素データがM色ある場合でも、信号線はN本で済ますことが出来、コストが低減される。なお、時分割で送信するので、送信画素同期信号線5は不用となる。

【0010】モード信号線8で送信されるモード信号は、その時、画素データ信号線4で送信されている信号が、どういう種類のデータ（何色のデータ）であるかを表す信号である。なお、第1の実施例では、コントロール信号とステータス信号については、従来と同様のやり方で送信している。

【0011】図3は、第1の実施例のブロック構成図である。符号は図1のものに対応し、10は同期信号制御部、11はモード信号発生部、12はデータ時分割部、13～16は入力データ制御部、17はコントロール信号送信部、18はステータス信号受信部、20は同期信号発生部、21はモード信号解析部、22は時分割データ復元部、23～26は出力データ制御部、27はコントロール信号受信部、28はステータス信号送信部である。

【0012】同期信号発生部20は、ページ同期信号、ライン同期信号および画素同期信号を発生する。それらを受信した同期信号制御部10は、それらが来たことをモード信号発生部11に伝え、画素データを時分割で送信する際に使うモード信号を発生させる。モード信号発生部11は、データ時分割部12に時分割を実行させる。データ時分割部12は、入力データ制御部13～16から供給される画素データ（この場合、各入力データ制御部から1色ずつ、合計4色の画素データが供給され

ると仮定している）を、時分割する。

【0013】図4は、時分割前の画素データを示す図である。図4（ロ）～（ホ）の画素データA～Dは、それぞれ入力データ制御部13～16からデータ時分割部12に供給される4色の画素データである。各画素データは、図4（イ）のデータクロックに同期して、データ時分割部12に供給される。

【0014】図5は、モード信号と時分割後の画素データを示す図である。符号は図4のものに対応している。図5（イ）、（ロ）はモード信号であり、図5（ハ）は時分割された画素データである。この例の場合、画素データの種類の数は4つであるので、モード信号は2ビット（モード信号E、F）で構成されている。種類の数が増えれば、モード信号のビット数も増やされる。ここでは、モード信号と画素データとは、次のように対応付けられている。

モード信号（E、F）	画素データ
（0、0）	A
（1、0）	B
（0、1）	C
（1、1）	D

例えば、モード信号（1、0）がモード信号線8を通じて送られることにより、その時画素データ信号線4で送られている画素データは、Bの画素データであることを知らせることが出来る。

【0015】モード信号を受信したモード信号解析部21は、前記のような対応関係を参照することにより、今、画素データ信号線4を通じて時分割データ復元部22に送られて来た画素データが、どの色の画素データであるかを解析する。時分割データ復元部22は、モード解析信号に基づき、送信されて来た画素データを、時分割前の状態（図4参照）に復元する。出力データ制御部23～26は、各色の画素データに対応させて設けられており（例えば、画素データAに対応する出力データ制御部は23というように）、復元された画素データは、図4（イ）の如きデータクロックに同期させて、対応する出力データ制御部23に供給される。各出力データ制御部は、図示しないプリント実行部に各画素データを送り、印刷を実行させる。

【0016】なお、プリンタの動作を制御するコントロール信号は、コントロール信号送信部17からコントロール信号受信部27へ、専用の信号線（コントロール信号線6）にて送信される。プリンタの動作状態を示すステータス信号は、ステータス信号送信部28からステータス信号受信部18へ、専用の信号線（ステータス信号線7）にて送信される。

【0017】〔第2の実施例〕図6は、本発明の第2の実施例の概要図である。符号は図1のものに対応し、9はステータス送信要求信号線である。ステータス送信要求信号は、プリント部インターフェース2からステータ

ス信号を送信する際に、送信許可を要求するためプリンタ制御部インターフェース 1 に通知する信号である（図 8（ホ）参照）。第 1 の実施例と異なる点は、コントロール信号やステータス信号も、画素データ信号線 4 を利用して、送信するようにした点である。

【0018】図 8 は、第 2 の実施例における各信号の波形図である。符号は図 5 のものに対応している。図 8（イ）はライン同期信号であるが、このオン期間には、当然のことながら画素データが送信される。画素データの送信は、図 8（ロ）、（ハ）、（ニ）に示すように、モード信号 E、F と時分割画素データとによって、第 1 の実施例と同様に行われる。第 1 の実施例では、ライン同期信号のオフ期間を利用して何らかの信号を送ることはしなかった。しかし、第 2 の実施例では、ライン同期信号のオフ期間を利用して、ステータス信号とコントロール信号とを送信する。

【0019】オフ期間の或る時期に、プリント部インターフェース 2 より、ステータス信号を送信したいとの図 8（ホ）のようなステータス送信要求信号を送出する。これに応答して、図 8（ヘ）の如くモード信号 G（ステータス信号送出許可信号に相当）が出されるが、その信号が出ている期間内に、プリント部インターフェース 2 は、図 8（ト）の如くステータス信号 S を送出する。モード信号 G はモード信号線 8 を通じて送られ、ステータス信号 S は画素データ信号線 4 を通じて送られる。

【0020】図 8（チ）のコントロール信号 H は、ライン同期信号のオフ期間内であって、モード信号 G が出していない期間に、画素データ信号線 4 を通じて送られる。即ち、ライン同期信号のオフ期間内の内、モード信号 G が出ている期間をステータス信号 S の送信期間に割り当て、出していない期間をコントロール信号 H の送信期間に割り当てる。

【0021】図 7 は、第 2 の実施例のブロック構成図である。符号は図 3 のものに対応し、9 はステータス送信要求信号線である。構成上、図 3 の第 1 の実施例と相違する第 1 の点は、モード信号解析部 21 とモード信号発生部 11 とを結ぶステータス送信要求信号線 9 が設けられている点である。相違する第 2 の点は、コントロール信号送信部 17、ステータス信号受信部 18 がデータ時分割部 12 と結ばれ、コントロール信号受信部 27、ステータス信号送信部 28 が時分割データ復元部 22 に結ばれている点である。各部の動作は、図 3 の対応する部分の動作と略同様であるので、相違する動作についてのみ説明する。第 1 の実施例と相違する動作は、ステータス信号とコントロール信号の送信動作である。

【0022】（ステータス信号の送信動作）ライン同期信号がオフの期間に、ステータス信号送信部 28 は、ステータス信号の送信要求を出す。すると、モード信号解析部 21 は、ステータス送信要求信号をモード信号発生部 11 に送出する。それを受けたモード信号発生部 11

は、やがて送信許可を意味するモード信号 G（図 8

（ヘ）参照）を送出して来る。モード信号解析部 21 は、モード信号 G を受け取ると、時分割データ復元部 22 にステータス信号 S を設定し、データ時分割部 12 へ送出させる。データ時分割部 12 は、受信したステータス信号 S をステータス信号受信部 18 へ伝達し、ステータス信号受信部 18 は、そのステータス信号 S を処理する。なお、ステータス信号 S の送信が終了した後、モード信号解析部 21 はステータス送信要求信号をオフする（図 8（ホ）の立ち下がり位置参照）。

【0023】（コントロール信号の送信動作）コントロール信号送信部 17 は、ライン同期信号がオフの期間に、送信すべきコントロール信号 H をデータ時分割部 12 に設定する。また、モード信号発生部 11 にコントロール信号用のモード信号を設定する（図 8 では、ライン同期信号がオフの期間に、モード信号 G が 0 の値であることをもって、コントロール信号用のモードを表すこととしている）。コントロール信号 H は、自己のモードの期間に画素データ信号線 4 を通じて時分割データ復元部 22 に送られる。モード信号解析部 21 は、受信したモード信号 G を解析し、今送られて来た信号はコントロール信号であることを時分割データ復元部 22 に知らせる。時分割データ復元部 22 は、コントロール信号 H をコントロール信号受信部 27 に伝達し、コントロール信号受信部 27 は、そのコントロール信号 H を処理する。

【0024】

【発明の効果】以上述べた如く、本発明のプリンタインターフェース装置によれば、プリンタ制御部インターフェースからプリント部インターフェースへの画素データの転送を時分割して行うので、画素データを転送するための信号線の数が少なくなり、コストが低減される。また、画素データが転送されないライン同期信号オフ期間に、画素データの転送に使用した信号線を経由してコントロール信号やステータス信号を送信することとすれば、プリンタインターフェース装置における信号線の本数を、更に少なくすることが出来る。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施例の概要図

【図 2】 従来のプリンタインターフェース装置の概要図

【図 3】 第 1 の実施例のブロック構成図

【図 4】 時分割前の画素データを示す図

【図 5】 モード信号と時分割後の画素データを示す図

【図 6】 本発明の第 2 の実施例の概要図

【図 7】 第 2 の実施例のブロック構成図

【図 8】 第 2 の実施例における各信号の波形図

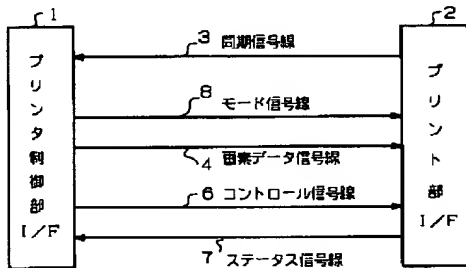
【符号の説明】

1…プリンタ制御部インターフェース、2…プリント部インターフェース、3…同期信号線、4…画素データ信号線、5…送信画素同期信号線、6…コントロール信号

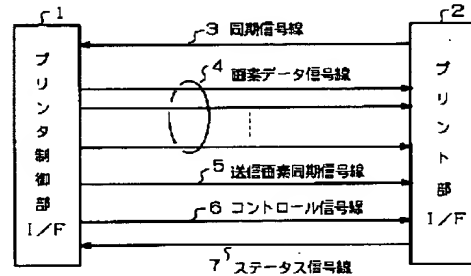
線、7…ステータス信号線、8…モード信号線、9…ステータス送信要求信号線、10…同期信号制御部、11…モード信号発生部、12…データ時分割部、13～16…入力データ制御部、17…コントロール信号送信部

部、18…ステータス信号受信部、20…同期信号発生部、21…モード信号解析部、22…時分割データ復元部、23～26…出力データ制御部、27…コントロール信号受信部、28…ステータス信号送信部

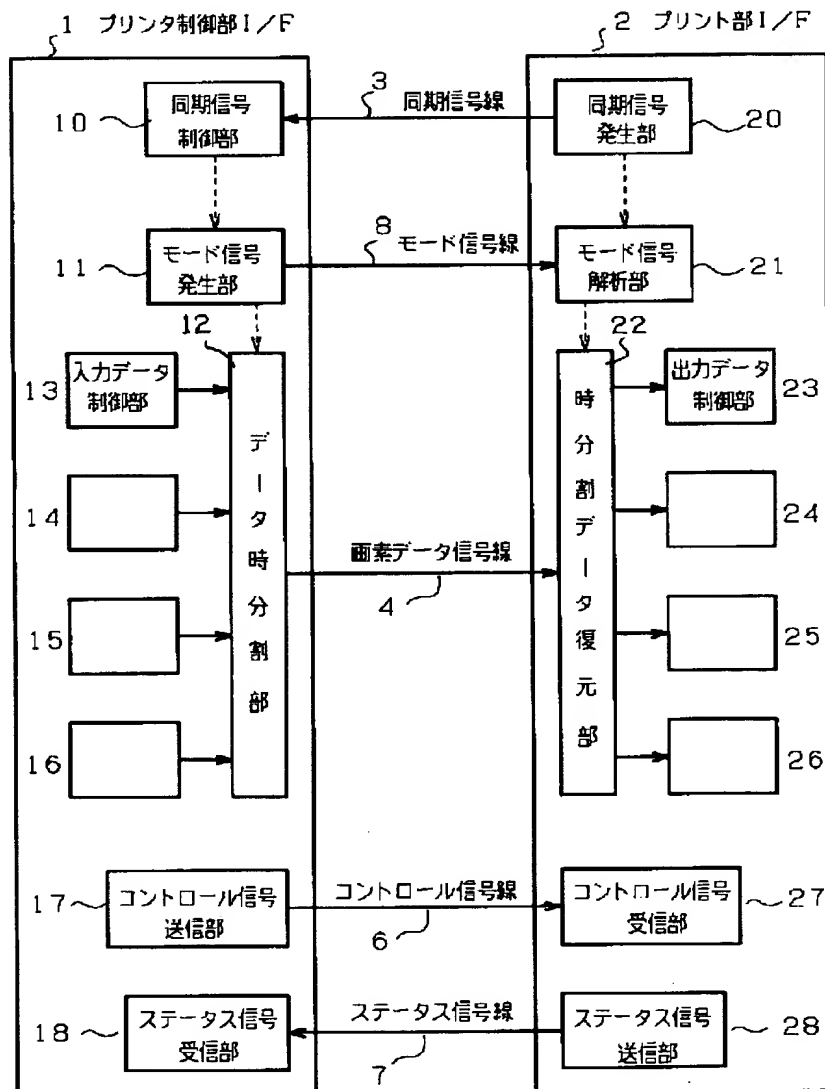
【図 1】



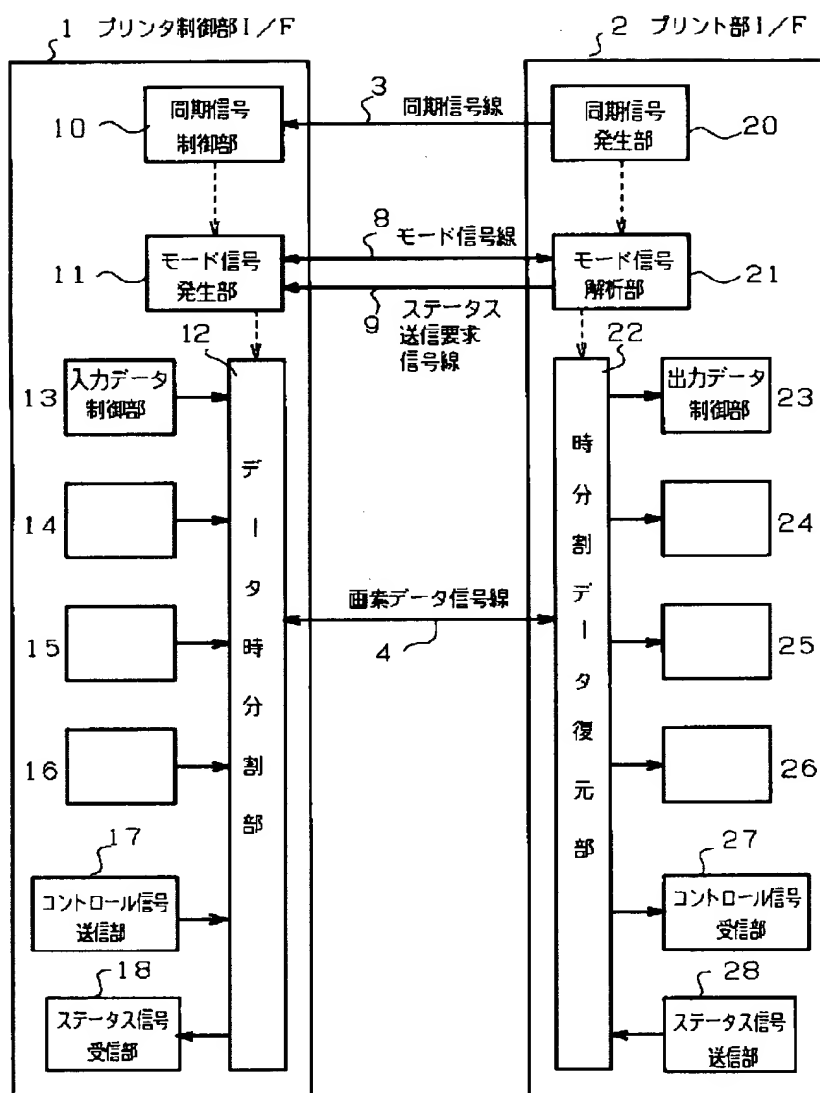
【図 2】



【図 3】



【図 7】



【図 8】

